

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭58—7903

Int. Cl.³

H 03 C 1/02
1/62

識別記号

庁内整理番号
7402—5 J
7402—5 J

⑬ 公開 昭和58年(1983)1月17日

発明の数 1
審査請求 有

(全 8 頁)

⑭ スイッチト・キャパシタ変調装置

⑮ スター・アベニュー2353

⑯ 特 願 昭56-102176

⑰ 出 願 昭56(1981)6月30日

⑱ 発 明 者 ジョン・エイ・シー・ビンガム
アメリカ合衆国カリフォルニア
州94301パロ・アルト・ウエブ

⑲ 出 願 人 レイカル・バーディック・イン
コーポレーテッド
アメリカ合衆国カリフォルニア
州94086サニーバール・カスピ
アン・ドライブ222

⑳ 代 理 人 弁理士 湯浅恭三 外1名

明 細 書

1. [発明の名称]

スイッチト・キャパシタ変調装置

2. [特許請求の範囲]

(1) 変調信号でキャリア信号を変調して変調された信号を形成するスイッチト・キャパシタ変調装置において、

変調信号が印加される第1入力と、複数の切換信号が印加される第2入力と、サンプルした変調信号を与える出力と、第1と第2の電極を有する主キャパシティブ手段と、切換信号に回答して前記第1と第2電極を前記入力と出力に接続する複数の2進スイッチを含むスイッチング手段、

キャリア信号およびこのキャリア信号の少なくとも4倍の周波数を有するクロック信号に回答して前記切換信号を発生する論理手段、および

前記サンプルした変調信号に回答して変調された信号を与える積分手段と、

から成ることを特徴とするスイッチト・キャパシタ変調装置。

(2) 特許請求の範囲第1項の変調装置において、前記複数の2進スイッチは少なくとも第1、第2、第3および第4のスイッチを含み、前記第1電極は第1スイッチを介して前記第1入力に接続され、第2スイッチを介して共通グラウンドに接続され、前記第2電極は第3スイッチを介して前記出力に接続され、第4スイッチを介して共通グラウンドに接続されていること。

(3) 特許請求の範囲第2項の変調装置において、前記論理手段はキャリア信号の第1の半サイクルにおいて、

クロック信号の一方の半周期では前記第1と第4スイッチを閉とし前記第2と第3スイッチを開とする切換信号を発生することにより前記主キャパシティブ手段が変調信号で充電されるようにするとともに、クロック信号の残りの半周期では前記第1と第4スイッチを開とし前記第2と第3スイッチを閉とする切換信号を発生

することにより前記主キャパシティブ手段が放電されるようにしたこと。

- (4) 特許請求の範囲第3項の変調装置において、前記論理手段はキャリア信号の第2の半サイクルにおいて、クロック信号の一方の半周期では前記第1と第3スイッチを閉とし前記第2と第4スイッチを開とする切換信号を発生することにより前記主キャパシティブ手段が変調信号で充電されるようにするとともに、クロック信号の残りの半周期では前記第1と第3スイッチを開とし前記第2と第4スイッチを閉とする切換信号を発生することにより前記主キャパシティブ手段が放電されるようにしたこと。

- (5) 特許請求の範囲第4項の変調装置において、入力と出力を有する演算増幅器第5スイッチ、および蓄積キャパシティブ手段から成る遅延手段を設け、演算増幅器の入力は第5スイッチを介して前記第1入力に接続し、演算増幅器の出力は前記第1スイッチに接続し、蓄積キャパシティブ手段は演算増幅器の入力と共通グランド

(3)

号S'に回答して前記出力を前記第1電極に接続する第5スイッチを含み、前記論理手段はキャリア信号の前記第1の半サイクルにおいてこの第5スイッチを開にする前記切換信号S'を発生すること、さらに前記論理手段はキャリア信号の第2の半サイクルにおいて、前記第4スイッチを閉とし前記第2と第3スイッチを開にしておきクロック信号の第1の半周期では第1スイッチを閉とし第5スイッチを開にして前記キャパシティブ手段を変調信号で充電させるがクロック信号の第2の半周期では第1スイッチを開とし第5スイッチを閉にして前記キャパシティブ手段を放電させる切換信号を発生すること。

- (8) 特許請求の範囲第5項、第6項または第7項の変調装置において、前記スイッチング手段はさらに複数の補助キャパシティブ手段および補助切換信号に回答する複数の補助スイッチから成る整形手段を含み、各補助キャパシティブ手段は対応する補助スイッチを介して前記主

(5)

特開昭58-7903(2)

間に挿入し、第5スイッチを第4スイッチと同一の切換信号により制御するようにしたこと。

- (6) 特許請求の範囲第3項の変調装置において、前記スイッチング手段は前述した以外の切換信号Sに回答して前記第1入力を前記第2電極に接続する第5スイッチを含み、前記論理手段はキャリア信号の前記第1の半サイクルにおいてこの第5スイッチを開にする前記切換信号Sを発生すること、さらに前記論理手段はキャリア信号の前記第2の半サイクルにおいて、前記第2スイッチを閉とし前記第1と第4スイッチを開としておきクロック信号の第1の半周期では第5スイッチを閉とし第3スイッチを開にして前記キャパシティブ手段を変調信号で充電させるがクロック信号の第2の半周期では第5スイッチを開とし第3スイッチを閉にして前記キャパシティブ手段を放電させる切換信号を発生すること。

- (7) 特許請求の範囲第3項の変調装置において、前記スイッチング手段は前述した以外の切換信

(4)

キャパシティブ手段の両端に接続されており、前記論理手段はキャリア信号の整数倍の周波数で前記補助スイッチを動作する前記補助切換信号を発生すること。

3. [発明の詳細な説明]

本発明はある周波数帯の信号をほぼ正弦波ないしは方形波の第2周波数帯の信号と掛け合わせることににより信号を変調する技術に関する。

過去、変調器は種々の非線形デバイス、例えば真空管、ダイオード、トランジスタやスイッチ等を、トランスまたは増幅器と組合せることによつて構成された。例えば、米国特許第3,937,882 (Bingham, 1976年2月10日付与)に示す変調器はその代表例といえよう。設計上の要求事項として変調器の全てのスプリアス出力に対してこれらの値をごく低く抑える必要がある場合には回路パラメータを個々に調整することが一般に必要とされた。

電子回路の伝達関数をLSI回路に実装できる部品のみで実現することがしばしばのぞまれる。

このような部品によるひとつの構成例はスイッチ、キャパシタおよび演算増幅器からなるものである。これらの部品を使用する技術はスイッチト・キャパシタ技術と呼ばれており、HostickaらのIEEE Journal of Solid State Circuits (1977年12月P.600)等に記述されている。

スイッチト・キャパシタ回路の伝達関数はキャパシタの各電極と共通グラウンド(通常は基板)間の寄生容量に対して感度を有することが示される。基板側の電極と基板(グラウンド)間の寄生容量の方が大きい。しかしこの大きい方の寄生容量についてはキャパシタの基板側電極を基板に接地することで通常影響を除去することが可能である。しかし、このようにしてもキャパシタの上方の電極と基板間に寄生する小さい方の寄生容量に対する感度は依存として残る。

上記両寄生容量のいずれに対しても全く感度を持たないスイッチト・キャパシタの2つの構成例がMartinとSedraにより、Electronics Letters (1979年6月21日、P365)に記載され

(7)

される。積分器とスイッチト・キャパシタ回路で使用する回路部品は全てLSIに実装可能である。

本発明の特徴は掃過キャパシタ付のひとつの演算増幅器(積分器)および入来信号と積分器間においてスイッチング動作するひとつあるいはそれ以上の入力キャパシタで、入力信号をそのままあるいは逆相で積分器に導入するキャパシタとから成る変調装置にある。積分器の出力信号は入来信号で変調されたキャリア信号と等価である。

以下、本発明のいくつかの実施例を示し、上述した目的その他の目的、特徴、利点等について図面を参照した以下の詳細な説明を通して明らかにする。

第1図には論理回路8、スイッチト・キャパシタ回路10および積分器12から成る変調装置をブロック図で示してある。論理回路8の入力14には変調信号のサンプリングの基本となるクロック信号が与えられる。変調信号はスイッチト・キャパシタ回路10の入力16に与えられる。キャリア信号は論理回路8の入力18に与えられ、こ

(9)

特開昭58-7903(3)

ている。これには種々のフィルタ・セクション用の回路構成とともに反転積分器と非反転積分器の対が設けられている。

したがって、本発明の主な目的は個別部品が不要な、完全に集積化された変調装置を提供することである。

その他の目的はそのような変調装置をスイッチ、キャパシタおよび演算増幅器を使用して実現することである。

さらに他の目的はキャリア信号の制御の下で交互に反転モードと非反転モードで動作するよう積分器に変調信号を与える変調装置を提供することである。

さらに他の目的はキャパシタの寄生容量に対する感度を持たない変調装置を提供することである。

本発明によればキャリア信号の制御の下で反転モードと非反転モード間を切り換る積分器が使用される。入来信号、すなわち変調信号がスイッチト・キャパシタ回路を通してこの積分器に入力

(8)

の信号の状態によつてサンプルした変調信号がそのままの形で積分器12に加えられるか、あるいは反転した形で加えられるかが決まる。積分器12は変調信号により変調されたキャリア信号と等価な出力信号を発生する。論理回路8は切挽信号をスイッチト・キャパシタ回路10に与えて変調信号が積分器12に上述した形で印加されるようにする。本発明の実施例によれば第1図の変調装置はLSIに容易に実装できる回路素子のみで構成される。スイッチは通常MOSFETのICでよく積分器は掃過用キャパシタを設けた普通の演算増幅器でよく、これらの部品(素子)はすべて一個の基板上に集積することができる。好ましいことに、個別部品を一切使用することなく本発明を実現することができる。

第2図には第1図のスイッチト・キャパシタ回路の基本的構成例を示してある。キャリア信号の一方の半周期間(半サイクル)では、スイッチ20と22が同相で閉じてキャパシタ24を充電する。ついでスイッチ20と22は開になり、

スイッチ26と28が閉じてキャパシタ24を放電して積分器12に送る。この動作モードではサンプルした変調信号は反転した形で積分器に送られる。したがって積分器12を帰還キャパシタ付の反転増幅器で構成した場合には、変調装置全体としては非反転モードで動作することになる。

キャリア信号の他方の半波期間においては、スイッチ20と28が同相で閉じキャパシタ24を充電し、サンプルした変調信号をそのままの形で積分器12に印加させる。しかる後、スイッチ20と28は開となり、これに代つてスイッチ22と26が閉じてキャパシタ24をグラウンドに放電する。したがって、積分器が上述の構成の場合、変調装置全体としての動作は反転モードとなる。キャリア信号の制御によるモード切換により変調が実行される。

論理回路8はスイッチト・キャパシタ回路10のスイッチを切換える切換信号を発生する。切換信号 S_n （ここに n は第2a図の各スイッチの番号を表わす）の好ましい論理表示は次の通り。

(1)

に与えられる変調信号はクロック信号の半周期分だけ遅れる。これに対し、反転モードでは時間遅れなしで変調信号が積分器に与えられる。このアンバランスは出力信号にスプリアス成分を発生させる。

このアンバランスは第3a図に示すように基本例のスイッチト・キャパシタ回路にもうひとつスイッチを加えることで除かれる。

キャリア信号の第1の半周期ではスイッチ30は開いたままとし、スイッチト・キャパシタ回路の残りの部分は第2a図の回路の非反転動作と同様に動作させる。

しかし、キャリア信号の第2の半周期ではスイッチ20と22を開いたままにし、スイッチ26は閉じたままにする。そして、クロック信号の第1の半周期においてスイッチ30を閉じ、スイッチ20を通してキャパシタ24を充電する。クロック信号の第2の半周期ではスイッチ30を開、スイッチ28を閉として積分器14の方へキャパシタ24を放電する。こうして反転モード（キャ

$$S_{20} = \overline{\text{CLOCK} \oplus \text{CXR}}$$

$$S_{22} = \overline{\text{CLOCK}}$$

$$S_{26} = \text{CLOCK} \oplus \text{CXR}$$

$$S_{28} = \text{CLOCK}$$

ここに、CLOCKとCXRはそれぞれ、クロック信号とキャリア信号の論理レベルを示す。

クロック信号とキャリア信号との間の位相関係に制限はない。ただし、クロック信号の周波数がキャリア信号の周波数の8倍より低い場合には該動作をもたらす重大な歪みが生じる。

本発明の好適実施例ではクロック信号の周波数は2の x 乗で、 x の値は少なくとも4である。第2b図にキャリア信号とクロック信号および上述した切換信号間の好ましい関係の一例を示してある。

上記変調装置が非反転モードで動作している場合には、クロック信号の最初の半周期においてキャパシタ24が充電され、次の半周期において積分器12に放電される。したがって積分器12

(2)

リヤ信号の第2の半周期での動作モード)でも、上述した時間遅れが生じることになり、上記アンバランスがなくなる。

第2a図で説明したクロック信号とキャリア信号の関係はこの場合も当てはまるが、個々の切換信号については変つてくる。

論理回路8はスイッチト・キャパシタ回路10³のスイッチの動作を制御する切換信号を発生する。切換信号 S_n （ここに n は第3a図の各スイッチ番号を示す）の好ましい切換の論理式は次の通り。

$$S_{20} = S_{22} = \overline{\text{CLOCK} \cdot \text{CXR}}$$

$$S_{26} = \text{CLOCK} \oplus \text{CXR}$$

$$S_{28} = \text{CLOCK}$$

$$S_{30} = \overline{\text{CLOCK} \cdot \text{CXR}}$$

ここに、CLOCKとCXRは上述した通りである。

第3b図に第3a図におけるキャリア信号、クロック信号および切換信号間の好ましい関係の一例を示す。

第4a図は第3図の変調装置の相補形でありしたがって動作モードの詳細な説明は省略する。スイッチ32が第3a図のスイッチ30と相補関係にあるスイッチである。第4a図の装置の動作が充分理解できるように第4b図にキャリア信号、クロック信号および切換信号の間の所置の關係の一例を示す。

第3a図(または第4a図)の回路を集積化した場合には、キャパシタ24の電極(第3a図ではスイッチ22、28、30、第4a図では20、26、32につながっている方の電極)と基板間の寄生容量のため反転モードでは積分器12の利得が増加するが、当該寄生容量は非反転モードにおける積分器12の利得には影響を与えない。このアンバランスのために積分器12の出力に小さなスプリアス成分が生じる。

寄生容量の影響は寄生容量に対する感度を有しない第2a図の回路を使用し、かつ反転モードにおいて変調信号をクロック信号ないし切換信号の半周期分遅らせてから積分器に導入する遅延方

(15)

信号の各周期においてキャパシタ50の電荷の一部を逃がすことにより増幅器のD.C飽和を防止する機能を持つている。

第2a図で説明した切換信号とキャリア信号との周波数關係は第5a図にも同様に適用される。ただし、論理回路85は適当な修正をした切換信号を発生する。切換信号 S_n (ここに n は第5a図の各スイッチの番号を示す)の好ましい論理式は次の通り。

$$\begin{aligned} S_{20} &= \overline{\text{CLOCK} \oplus \text{CXR}} \\ S_{22} &= S_{42} = S_{54} = \text{CLOCK} \\ S_{26} &= \text{CLOCK} \oplus \text{CXR} \\ S_{28} &= S_{52} = \text{CLOCK} \end{aligned}$$

ここにCLOCKとCXRは前述の定義通り。

第5b図に第5a図のキャリア信号、クロック信号および切換信号の間の好ましい關係の一例を示す。

前述した切換関数は互に重なり合わないようにして実現するのが望ましい。閉じすべきスイッ

式を採用することにより除くことができる。

第5a図に第2a図のスイッチト・キャパシタ回路10²に上記遅延を与える遅延回路38を付加したものを示す。本例では変調信号は入力40に与えられる。スイッチ42はスイッチ22と同相で動作する。キャリア信号の第1の半周期ではスイッチ42はスイッチ20に対しても同相であり、したがって変調信号に遅れは与えられない。しかし、キャリア信号の第2の半周期ではスイッチ42はスイッチ20と逆相で動作し、スイッチ42、キャパシタ46および単位利得増幅器44によりつくられるサンプル・ホールド回路により変調信号はクロック信号の半周期分遅延が与えられる。こうして第2a図に関して説明したアンバランスが取り除かれる。

第5a図に示す積分器には増幅器48と積分キャパシタ50から成る。積分器12と並列にスイッチ52、スイッチ54およびキャパシタ56から成る回路51が接続される。このスイッチーコンデンサースイッチ組合せ回路51はクロック

(16)

チの動作をすでに閉になつているスイッチが開くまでまたせる。重なり合わない關係を得るのに適した方法は、上述した切換信号を発生させ、各切換信号を対応するANDゲートに送ることである。そして各ANDゲートの第2入力に前述したクロック信号の2倍の周波数のクロックパルスを与える。ついでANDゲートの出力信号を切換信号として対応するスイッチに与える。このようにすればクロック信号の $1/n$ 周期分しか各スイッチは閉じないので重なり合わない切換關係が得られる。

上述した実施例ではキャリア信号として方形波を使用した。正弦波キャリアへの近似が必要な場合には、整形手段により積分器12の利得を段階的に増減して変調が正弦波の階状近似で行なわれるようにする。すなわち積分器12の利得はキャパシタ24の容量に直接比例するから、このキャパシタと並列になるようないくつものキャパシタを順次切り換えて導入することにより利得を制御する。整形手段で使用するキャパシタの数により正弦波への近似の程度が決まる。

号の論理レベル、 F_2 、 F_4 、 F_8 はそれぞれキャリア信号の2倍、4倍、8倍周波の信号の論理レベルを示す。

表 I

F_1	F_2	F_4	F_8	S_{56}	S_{58}	S_{60}
0	0	0	0	0	0	0
0	0	0	1	1	0	0
0	0	1	0	1	1	0
0	0	1	1	1	1	1
0	1	0	0	1	1	1
0	1	0	1	1	1	0
0	1	1	0	1	0	0
0	1	1	1	0	0	0
1	0	0	0	0	0	0
1	0	0	1	1	0	0
1	0	1	0	1	1	0
1	0	1	1	1	1	1
1	1	0	0	1	1	1
1	1	0	1	1	1	0
1	1	1	0	1	0	0
1	1	1	1	0	0	0

第6a図にキャパシタ24と並列にキャパシタとスイッチを接続する場合の一例を示す。この並列回路は上述したスイッチト・キャパシタ回路のいずれにも付加することができる。スイッチ56、58、60が開の場合、積分器12の利得はスイッチト・キャパシタ回路10⁶のキャパシタ24のみで定められる。まずスイッチ56を入れてキャパシタ62を導入し、以下、スイッチ58と60を順次閉にしてキャパシタ64と66を回路に加える。次に逆の順序でスイッチを開にしてキャパシタを順次、回路から切り離す。キャパシタ24、62、64、66を容量比を1.000:1.848:1.414:0.765にすればキャリア信号の第3、5、7、9、11および13高調波成分およびその側波帯を低域することができる。

第6b図に第6a図のスイッチ56、58、60用の切換信号 S_{56} 、 S_{58} 、 S_{60} のタイミングチャートを示す。論理回路8⁶でつくられるこれらの切換信号の好ましい論理関係を表Iの真理値表で示す。この表において、 F_1 はキャリア信

09

00

4. [図面の簡単な説明]

第1図は変調装置のブロック図、第2a図は第1図のスイッチト・キャパシタ回路の基本構成例を示す回路図、第2b図は第2a図のスイッチの制御論理のタイミングチャート、第3a図は第2a図のスイッチト・キャパシタ回路のもうひとつの構成例を示す回路図、第3b図は第3a図のスイッチの制御論理のタイミングチャート、第4a図は第1図のスイッチト・キャパシタ回路のもうひとつの構成例を示す回路図、第4b図は第4a図のスイッチの制御論理のタイミングチャート、第5a図は第1図のスイッチト・キャパシタ回路のさらに別の構成例を示す回路図、第5b図は第5a図のスイッチの制御論理のタイミングチャート、第6a図は第1図のスイッチト・キャパシタ回路のさらに別の構成例を示す回路図、第6b図は第6a図のスイッチの制御論理のタイミング・チャートである。

8、8²、8³、8⁴、8⁵、8⁶ : 論理回路

12 : 積分器

10、10²、10³、10⁴、10⁵、10⁶ : スwitchト・キャパシタ回路

24 : 主キャパシタ

20、22、26、28、30、32 : スwitch

62、64、66 : 補助キャパシタ

56、58、60 : 補助スイッチ

特許出願人 レイカル・バーディック・インコーポレーテッド

代理人 弁理士 湯 浅 恭 三
(外1名)

図面の浄書(内容に変更なし)

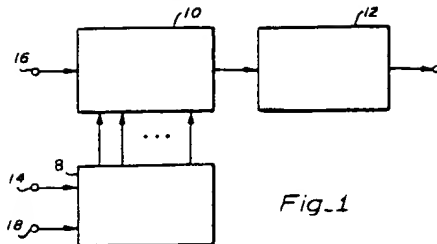


Fig. 1

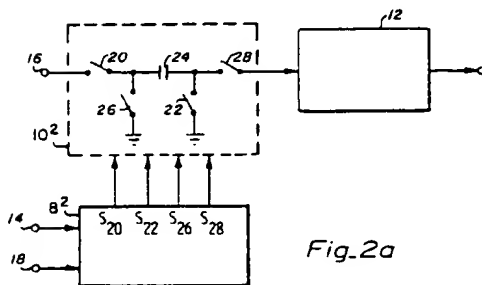


Fig. 2a

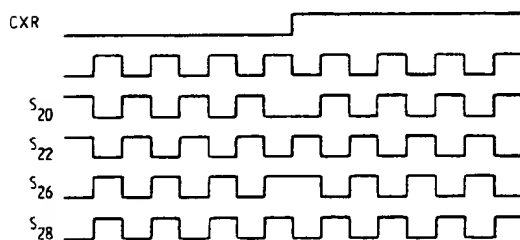


Fig. 2b

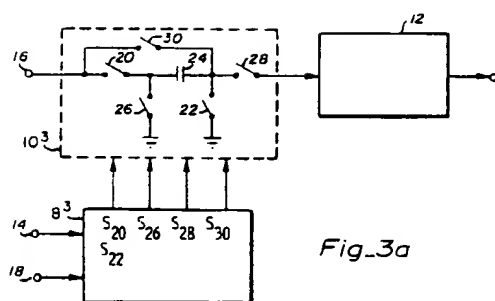


Fig. 3a

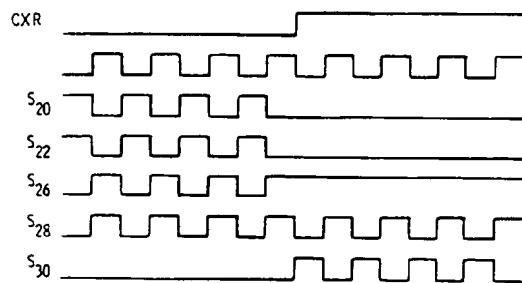


Fig. 3b

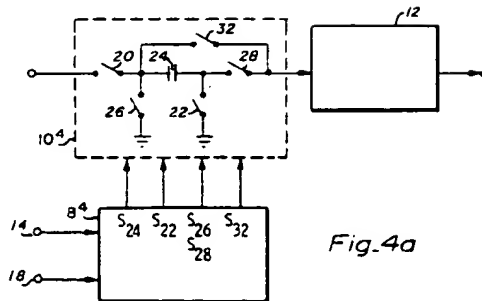


Fig. 4a

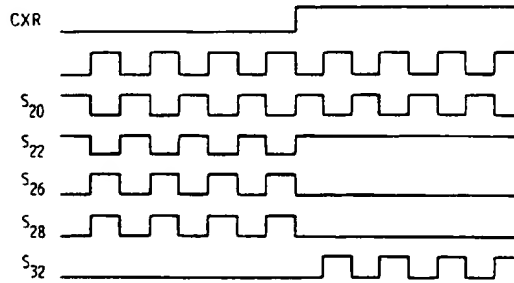


Fig. 4b

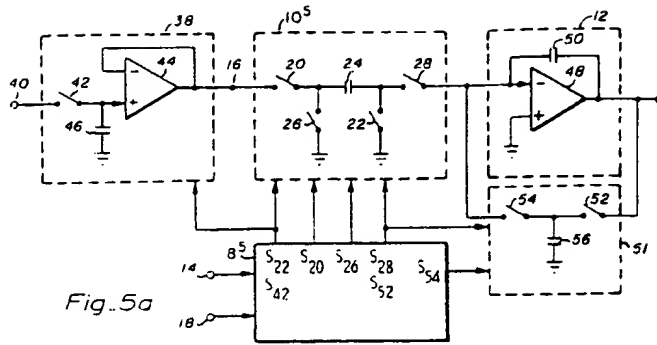


Fig. 5a

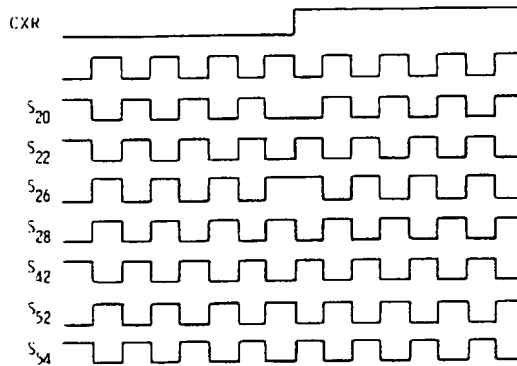


Fig. 5b

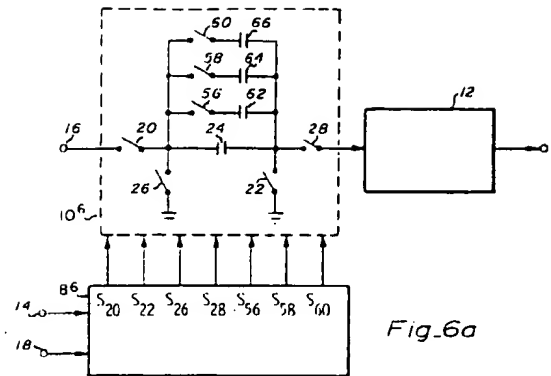


Fig. 6a

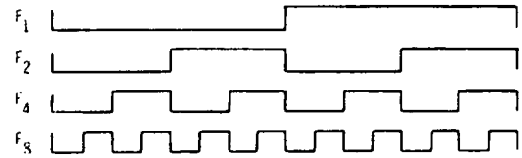


Fig. 6b

手続補正書

昭和56年9月10日

特許庁長官 島田 春樹 殿

1. 事件の表示

昭和56年特許願第 102173 号

2. 発明の名称

スイッチング・キャパシタ変調装置

3. 補正をする者

事件との関係 特許出願人

住 所

名 称 レイカル・パブリック・インコーポレーテッド

4. 代 理 人

住 所 東京都千代田区大手町二丁目2番1号

新大手町ビル206号室(電話 270-6641-6)

氏 名 (2770) 弁理士 湯 浅 恭

5. 補正の対象

出願人の代表者名を記載した願書

委任状及訳文

図 面

6. 補正の内容

別紙の通り(マダ 図面内容には変更なし)

